

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-233107

(43)Date of publication of application : 05.09.1997

(51)Int.Cl.

H04L 12/40

(21)Application number : 08-033472

(71)Applicant : YAMATAKE HONEYWELL CO LTD

(22)Date of filing : 21.02.1996

(72)Inventor : OKADA REI  
SAKURAI TAKUYA

## (54) COMMUNICATION SYSTEM

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To allow the system to use a short simultaneous collision detection code to cope with lots of slave sets.

**SOLUTION:** Let the number of bits of a simultaneous collision detection code be 8, then '0' is set to 4 bits and '1' is set to the remaining 4 bits. Let a simultaneous collision detection code provided to a reply message of a slave set whose address is 1 be '00001111' (a) and let a simultaneous collision detection code provided to a reply message of a slave set whose address is 2 be '00010111' (b), then a simultaneous collision detection code caused as the result of simultaneous collision is '00000111' (c). A master set detects the simultaneous collision of reply messages by a fact that the number of bits '1' in the simultaneous collision code is smaller than 4.

	7	6	5	4	3	2	1	0
(a)	0	0	0	0	1	1	1	1
(b)	0	0	0	1	0	1	1	1
(c)	0	0	0	0	0	1	1	1

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-233107

(43) 公開日 平成9年(1997)9月5日

(51) Int.Cl.<sup>6</sup>

H 0 4 L 12/40

識別記号

庁内整理番号

F I

H 0 4 L 11/00

技術表示箇所

3 2 1

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号

特願平8-33472

(22) 出願日

平成8年(1996)2月21日

(71) 出願人

000006666

山武ハネウエル株式会社

東京都渋谷区渋谷2丁目12番19号

(72) 発明者

岡田 礼

東京都渋谷区渋谷2丁目12番19号 山武ハ

ネウエル株式会社内

(72) 発明者

櫻井 拓也

東京都渋谷区渋谷2丁目12番19号 山武ハ

ネウエル株式会社内

(74) 代理人

弁理士 山川 政樹

(54) 【発明の名称】 通信システム

(57) 【要約】

【課題】 短い同時衝突検知コードで多数の子機に対応することができるようにする。

【解決手段】 同時衝突検知コードの長さを8ビットとした場合、その中の4ビットを「0」、残る4ビットを「1」とする。アドレス1の子機の応答メッセージに付与する同時衝突検知コードを「00001111」(図1(a))、アドレス2の子機の応答メッセージに付与する同時衝突検知コードを「00010111」(図1(b))とすると、同時衝突の結果生じる同時衝突検知コードは、「00000111」となる(図1(c))。同時衝突検知コード中の「1」のビットの数が4つより少なくなったことにより、親機において応答メッセージの同時衝突を検出することができる。

	7	6	5	4	3	2	1	0
(a)	0	0	0	0	1	1	1	1
(b)	0	0	0	1	0	1	1	1
(c)	0	0	0	0	0	1	1	1

【特許請求の範囲】

【請求項1】 親機から複数の子機へ共通の通信バスを介して同一の問い合わせを同時に送信し、子機はこの問い合わせを受信したときに必要があれば子機毎に異なるビットパターンの同時衝突検知コードを付与した応答メッセージを親機に送信する通信システムにおいて、前記同時衝突検知コードは、この同時衝突検知コードの長さを $n$ ビットとしたとき、 $n$ が偶数である場合、その中の $n/2$ ビットが「0」、残る $n/2$ ビットが「1」とされ、 $n$ が奇数である場合、その中の $(n+1)/2$ ビットが「1」、残る $(n-1)/2$ ビットが「0」、或いは、その中の $(n+1)/2$ ビットが「0」、残る $(n-1)/2$ ビットが「1」とされていることを特徴とする通信システム。

【請求項2】 親機から複数の子機へ共通の通信バスを介して同一の問い合わせを同時に送信し、子機はこの問い合わせを受信したときに必要があれば子機毎に異なるビットパターンの同時衝突検知コードを付与した応答メッセージを親機に送信する通信システムにおいて、前記同時衝突検知コードは、子機のアドレスコードの長さを $m$ ビットとしたとき、その属する子機のアドレスコードの各ビットの値を「1」と「0」とで互いに異なるビットパターンの2ビットの2進コードに変換して得られる $2m$ ビットのコードとされていることを特徴とする通信システム。

【請求項3】 請求項1又は2において、子機から親機に送信する応答メッセージの先頭に前記同時衝突検知コードと全子機で共通のビットパターンの非同時衝突検知コードとが所定の順番で付与されていることを特徴とする通信システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、共通の通信バスを介して親機と複数の子機との間で通信を行う通信システムに関するものである。

【0002】

【従来の技術】従来より、この種の通信システムでは、親機から複数の子機へ共通の通信バスを介して同一の問い合わせを同時に送信し、子機はこの問い合わせを受信したときに必要があれば応答メッセージを親機に送信するという方法がとられている。すなわち、親機と複数の子機間の通信において、子機が親機に対してメッセージを送信する必要性が頻繁に生じない場合、親機は全ての子機に対して1台ずつ順にメッセージの送信を促すよりも、全ての子機に対して同時に送信を促す方が効率よく子機のデータを収集することができる。

【0003】この通信方法では、まれにはあるが、複数の子機の応答メッセージが衝突するという事態が生じる。この場合、親機はその応答メッセージの衝突を検出

し、誤ったデータを収集することを避けなければならない。そこで、従来においては、次のようにして応答メッセージの衝突を検出するようにしている。

【0004】応答メッセージの衝突の可能性としては複数の応答メッセージが同時に衝突する場合（以下、同時衝突と呼ぶ：図7（a）参照）と、そうでない場合（以下、非同時衝突と呼ぶ：図7（b）参照）とがある。非同時衝突の場合、一般に「フレーミングエラー」が生じるので、その衝突を検出することができる。同時衝突の場合、パリティチェック、CRCチェック等の誤り検出では、その衝突を検出することが保証できない。このため、特殊なコード（同時衝突検知コード）を子機の応答メッセージに付与することにより、すなわち同時衝突検知コードを付与した応答メッセージを親機に送信することにより、親機において応答メッセージの同時衝突の検出を可能にしている。

【0005】従来、この同時衝突検知コードとしては、子機のアドレスに対応する1つのビットを反転させたコードを用いている。例えば、アドレス1の子機の同時衝突検知コードを「11111110」、アドレス2の子機の同時衝突検知コードを「11111101」とする。この場合、アドレス1の子機とアドレス2の子機の応答メッセージとが同時衝突すると、重畳した結果生じる同時衝突検知コードは「11111100」となる。すなわち、アドレス1の子機の同時衝突検知コード「11111110」とアドレス2の子機の同時衝突検知コード「11111101」との論理積がとられ、同時衝突後の同時衝突検知コードは「11111100」となる。これにより、すなわち同時衝突検知コード中に「0」のビットが2つ生じていることにより、親機において応答メッセージの同時衝突を検出することができる。また、どのビットが「0」であるかを調べることによって、同時衝突を起こした子機のアドレスを知ることができる。

【0006】

【発明が解決しようとする課題】しかしながら、このような従来の応答メッセージの同時検出方法によると、同時衝突検知コードのビット数は少なくとも子機の台数と等しくしなければならない。このため、子機の台数が多い場合、コード長が長くなってしまふ。例えば、子機の台数が64台の場合、コード長は64ビット＝8バイトとなる。

【0007】本発明はこのような課題を解決するためになされたもので、その目的とするところは、短い同時衝突検知コードで多数の子機に対応することの可能な通信システムを提供することにある。

【0008】

【課題を解決するための手段】このような目的を達成するために、第1発明（請求項1に係る発明）は、上述した通信システムにおいて、同時衝突検知コードを、この

同時衝突検知コードの長さを $n$ ビットとしたとき、 $n$ が偶数である場合、その中の $n/2$ ビットを「0」、残る $n/2$ ビットを「1」とし、 $n$ が奇数である場合、その中の $(n+1)/2$ ビットを「1」、残る $(n-1)/2$ ビットを「0」、或いは、その中の $(n+1)/2$ ビットを「0」、残る $(n-1)/2$ ビットを「1」としたものである。この発明によれば、同時衝突検知コードの長さを例えば8ビットとした場合（ $n=8$ ）、その中の4ビットが「0」、残る4ビットが「1」とされる。また、同時衝突検知コードの長さを例えば9ビットとした場合（ $n=9$ ）、その中の5ビットが「1」、残る4ビットが「0」、或いは、その中の5ビットが「0」、残る4ビットが「1」とされる。

【0009】第2発明（請求項2に係る発明）は、上述した通信システムにおいて、同時衝突検知コードを、子機のアドレスコードの長さを $m$ ビットとしたとき、その属する子機のアドレスコードの各ビットの値を「1」と「0」とで互いに異なるビットパターン（2ビットの2進コード）に変換して得られる $2m$ ビットのコードとしたものである。この発明によれば、例えば、子機のアドレスコードの長さを4ビット（ $m=4$ ）とし、その同時衝突検知コードが属する子機のアドレスコードを「0001」とすると、このアドレスコードの各ビットの値を「1」と「0」とで互いに異なるビットパターン（2ビットの2進コード）に変換した $2m$ ビットの同時衝突検知コードとされる。例えば、「1」→「10」、「0」→「01」に変換すると、同時衝突検知コードは「01010110」とされる。

【0010】第3発明（請求項3に係る発明）は、第1発明又は第2発明において、子機から親機に送信する応答メッセージの先頭に同時衝突検知コードと全子機で共通のビットパターン（非同時衝突検知コード）とを所定の順番で付与したものである。この発明によれば、子機から親機への応答メッセージの先頭に、同時衝突検知コードと非同時衝突検知コードとが、同時衝突検知コード、非同時衝突検知コードの順、あるいは非同時衝突検知コード、同時衝突検知コードの順に付与される。

【0011】

【発明の実施の形態】以下、本発明を実施の形態に基づき詳細に説明する。

【実施の形態1：第1発明】この実施の形態では、子機からの応答メッセージに付与する同時衝突検知コードを、この同時衝突検知コードの長さを $n$ ビットとしたとき、 $n$ が偶数である場合、その中の $n/2$ ビットを「0」、残る $n/2$ ビットを「1」とし、 $n$ が奇数である場合、その中の $(n+1)/2$ ビットを「1」、残る $(n-1)/2$ ビットを「0」、或いは、その中の $(n+1)/2$ ビットを「0」、残る $(n-1)/2$ ビットを「1」とする。

【0012】例えば、同時衝突検知コードの長さを8ビ

ットとした場合（ $n=8$ ）、その中の4ビットを「0」、残る4ビットを「1」とする。また、同時衝突検知コードの長さを例えば9ビット（ $n=9$ ）とした場合、その中の5ビットを「1」、残る4ビットを「0」、或いは、その中の5ビットを「0」、残る4ビットを「1」とする。

【0013】今、同時衝突検知コードの長さを8ビットとし、その中の4ビットを「0」、残る4ビットを「1」とした場合について考える。この場合、例えば、アドレス1の子機の応答メッセージに付与される同時衝突検知コードは「00001111」とされ（図1（a））、アドレス2の子機の応答メッセージに付与される同時衝突検知コードは「00010111」とされる（図1（b））。

【0014】この場合、同時衝突の結果生じる同時衝突検知コードは、「00000111」となる（図1（c））。これにより、すなわち同時衝突検知コード中の「1」のビットの数が4つより少なくなったことにより、親機において応答メッセージの同時衝突を検出することが可能となる。

【0015】この方法によれば、「0」が4ビット、「1」が4ビットあるコードの組合せは70通り（ ${}^8C_4 = 70$ ）であり、1バイトの同時衝突検知コードで70台の子機に対応することができることになる。また、この方法によれば、親機において、同時衝突を起こした子機をある程度しぼり込むことができる。例えば、上記の例だと、同時衝突を起こした子機はその同時衝突検知コードの0、1、2ビット目が「1」であるものであるから、これに該当する子機だけにあらためて問い合わせればよく、全子機に問い合わせるよりも時間を短縮することができる。

【0016】なお、上述においては、同時衝突検知コードの長さを8ビットとした場合について説明したが、さらにビット数を増やすことにより対応し得る子機の数が多くなることは言うまでもなく、 $n$ を偶数とした場合、対応し得る子機の数 $n$ は ${}^nC_{n/2}$ となり、 $n$ を奇数とした場合、対応し得る子機の数 $n$ は ${}^nC_{(n+1)/2}$  或いは ${}^nC_{(n-1)/2}$  となる。

【0017】【実施の形態2：第2発明】この実施の形態では、子機からの応答メッセージに付与する同時衝突検知コードを、子機のアドレスコードの長さを $m$ ビットとしたとき、その属する子機のアドレスコードの各ビットの値を「1」と「0」とで互いに異なるビットパターン（2ビットの2進コード）に変換して得られる $2m$ ビットのコードとする。

【0018】例えば、子機のアドレスコードの長さを4ビット（ $m=4$ ）とし、その同時衝突検知コードが属する子機のアドレスコードを「0001」とした場合（図2（a））、このアドレスコードの各ビットの値を「1」と「0」とで互いに異なるビットパターン（2ビ

ットの2進コードに変換した2mビットのコードを同時衝突検知コードとする。例えば、「1」→「10」、「0」→「01」に変換し、同時衝突検知コードを「01010110」とする(図2(b))。

【0019】今、アドレス1の子機のアドレスコードを「0001」、アドレス2の子機のアドレスコードを「0010」とすると、アドレス1の子機の応答メッセージに付与される同時衝突検知コードは「01010110」となり(図2(b))、アドレス2の子機の応答メッセージに付与される同時衝突検知コードは「01011001」となる(図2(d))。この場合、同時衝突の結果生じる同時衝突検知コードは、「01010000」となる(図2(e))。この同時衝突検知コードについて、「10」→「1」、「01」→「0」、「00」→「\*」のように再変換すれば、「00\*\*」となる(図2(f))。これにより、すなわち再変換したコードに「\*」があることにより、親機において衝突を検出することができる。

【0020】この方法によれば、2mビットの同時衝突検知コードで、2<sup>m</sup>台の子機に対応することができる。例えば、同時衝突検知コードのコード長が12ビットの場合、2<sup>6</sup> = 64台の子機に対応することができることになる。また、この方法によれば、親機において、同時衝突を起こした子機をある程度しぼり込むことができる。例えば、上記の例だと、同時衝突を起こした子機のアドレスコードは、「0000」、「0001」、「0010」、「0011」の4つに限定でき、これに該当する子機だけにあらためて問い合わせればよい。すなわち、この方法によれば、実施の形態1に対して同時衝突検知コードは少し長くなるが、同時衝突を起こした子機をしぼり込むことができる。

【0021】〔実施の形態3：第3発明〕この実施の形態では、子機から親機に送信する応答メッセージの先頭に、実施の形態1や2で説明した同時衝突検知コードと全子機で共通のビットパターンで非同時衝突検知コードとを所定の順番で付与する。

【0022】図3(a)は子機からの応答メッセージの一例を示す。この応答メッセージでは、8ビットの非同時衝突検知コードAと8ビットの同時衝突検知コードBとからなる16ビットの衝突検知コードCを、その先頭に2連で付与している。非同時衝突検知コードAは、全子機に対して共通であり、その全ビットが「0」とされている。同時衝突検知コードBは、子機毎に異なるビットパターンであり、その中の4ビットが「0」、残る4ビットが「1」とされている。

【0023】なお、図3(a)においては、非同時衝突検知コードAと同時衝突検知コードBとを、非同時衝突検知コードA、同時衝突検知コードBの順で付与しているが、図3(b)に示すように同時衝突検知コードB、非同時衝突検知コードAの順に付与するようにしてもよ

い。非同時衝突検知コードAは非同時衝突が起こった場合、「フレーミングエラー」が確実に起こるためにある。同時衝突検知コードBは同時衝突を検出するためにある。また、信頼性向上のため、非同時衝突検知コードAと同時衝突検知コードBとからなる衝突検知コードCを2連で付与するようにしている。

【0024】図4に親機が子機からのデータを収集するときのフローチャートを示す。親機は、共通の通信バスを介して同一の問い合わせを同時に送信し、全ての子機に対して同時にメッセージの送信を促す(ステップ401)。子機は、この問い合わせを受信したときに必要があれば、2連の衝突検知コードCを付与した応答メッセージを親機に送信する。親機は、この子機からの応答メッセージを受けて、まず「フレーミングエラー」があるか否かをチェックする(ステップ402)。

【0025】〔フレーミングエラー〕データは1バイト単位で送信される。その際、先頭にスタートビットが1ビット、後ろにストップビットが1～2ビットが追加される。通常、スタートビットは「0」とされ、ストップビットは「1」とされる。図5に非同時衝突検知コードAの送られ方を示す。図において、STはスタートビットであり、STPはストップビットである。この図では、ストップビットSTPを2ビットとしている。

【0026】今、子機SAおよびSBから親機へ応答メッセージが送信され、この応答メッセージが3ビットずれて衝突する場合を考えてみる。この場合、子機SAからのスタートビットSTおよびストップビットSTPを含む非同時衝突検知コードA(図6(a))と、子機SBからのスタートビットSTおよびストップビットSTPを含む非同時衝突検知コードA(図6(b))とが衝突すると、衝突後のスタートビットSTおよびストップビットSTPを含む非同時衝突検知コードAは図6(c)のようになる。すなわち、スタートビットSTは「0」のままであるが、ストップビットSTPは「0」、「0」となる。親機は、このストップビットSTPが「1」、「1」となっていないことにより、「フレーミングエラー」を認識する。

【0027】非同時衝突検知コードAの連続している「0」のビット数は1個～8個までが有効(この場合、1フレーム8ビットであるので、9個連続していても意味がない)で、その数は多い方が時間差の長い非同時衝突を検出することができる。この実施の形態では、時間差の長い非同時衝突を検出できるように、非同時衝突検知コードAを8ビットとしている。

【0028】ステップ402において「フレーミングエラー」が検出されれば、親機は、全ての子機に対して1台ずつ順にメッセージの送信を促す(ステップ407)。ステップ402において「フレーミングエラー」が検出されなければ、親機は、ステップ403へ進む。

【0029】ステップ403において、親機は、送信さ

れてくる子機からの応答メッセージの先頭の2連の衝突検知コードCが同一であるか否かをチェックする。2連の衝突検知コードCが同一でなければ、衝突検知コードCが異常であるものとして、全ての子機に対して1台ずつ順にメッセージの送信を促す(ステップ407)。2連の衝突検知コードCが同一であれば、衝突検知コードCに異常がないものとして、ステップ404へ進む。

【0030】ステップ404において、親機は、衝突検知コードCにおける同時衝突検知コードBの「1」の値を有するビットの数をチェックする。「1」の値を有するビットの数が4でなければ、同時衝突が生じたものと判断し、同時衝突を起こした可能性のある子機に対して1台ずつ順にメッセージの送信を促す(ステップ408)。「1」の値を有するビットの数が4であれば、CRCチェックを行う(ステップ405)。

【0031】ステップ405において、CRCチェックの結果が「NO」であれば、その子機に対してメッセージの再送信を促す(ステップ409)。CRCチェックの結果が「YES」であれば、受信データを格納する(ステップ406)。

【0032】

【発明の効果】以上説明したことから明らかなように本発明によれば、第1発明では、同時衝突検知コードの長さを例えば8ビットとした場合( $n=8$ )、その中の4ビットが「0」、残る4ビットが「1」とされ、また、同時衝突検知コードの長さを例えば9ビットとした場合、その中の5ビットが「1」、残る4ビットが「0」、或いは、その中の5ビットが「0」、残る4ビットが「1」とされ、短い同時衝突検知コードで多数の子機に対応することが可能となる。また、この場合、同時衝突を起こした子機をある程度しぼり込むことも可能となる。

【0033】また、第2発明では、例えば、子機のアドレスコードの長さを4ビット( $m=4$ )とし、その同時衝突検知コードが属する子機のアドレスコードを「0001」とすると、このアドレスコードの各ビットの値を

「1」と「0」とで互いに異なるビットパターン2ビットの2進コードに変換した2 $m$ ビットの同時衝突検知コードとされ(例えば、「1」→「10」、「0」→「01」に変換すると、同時衝突検知コードは「01010110」とされる)、第1発明に対して同時衝突検知コードは少し長くなるが、同時衝突を起こした子機をしぼり込むことが可能となる。

【0034】また、第3発明では、子機から親機への応答メッセージの先頭に、同時衝突検知コードと非同時衝突検知コードとが、同時衝突検知コード、非同時衝突検知コードの順、あるいは非同時衝突検知コード、同時衝突検知コードの順に付与され、第1発明又は第2発明の効果に加えて、親機において非同時衝突を確実に検出することが可能となる。

【図面の簡単な説明】

【図1】 本発明に係る通信システムの実施の形態1を説明するための図である。

【図2】 本発明に係る通信システムの実施の形態2を説明するための図である。

【図3】 本発明に係る通信システムの実施の形態3における子機からの応答メッセージの一例を示す図である。

【図4】 実施の形態3における親機が子機からのデータを収集するときのフローチャートである。

【図5】 実施の形態3における非同時衝突検知コードの送られ方を示す図である。

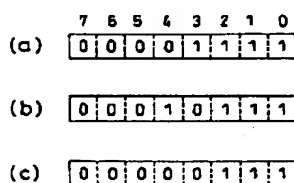
【図6】 実施の形態3における子機からの応答メッセージの衝突によって生じる非同時衝突検知コードの変化を示す図である。

【図7】 同時衝突および非同時衝突を説明するための図である。

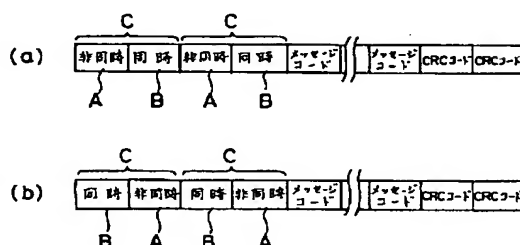
【符号の説明】

A…非同時衝突検知コード、B…同時衝突検知コード、C…衝突検知コード、ST…スタートビット、STP…ストップビット。

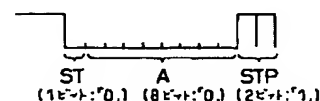
【図1】



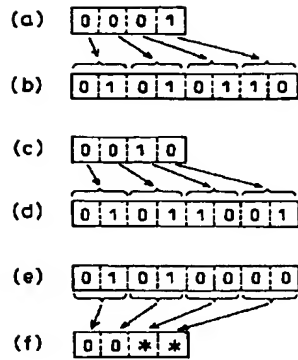
【図3】



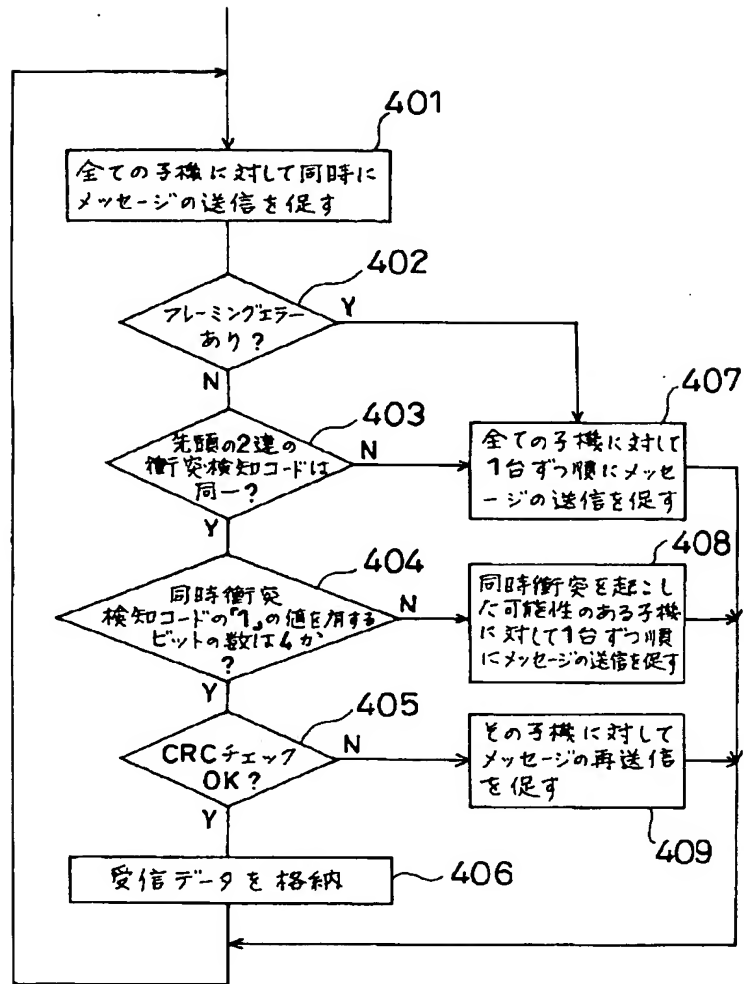
【図5】



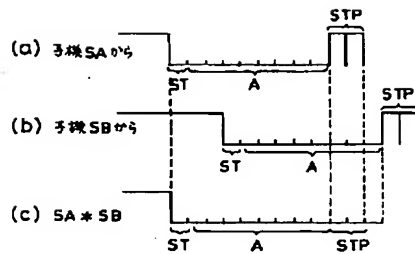
【図2】



【図4】



【図6】





【図 7】

